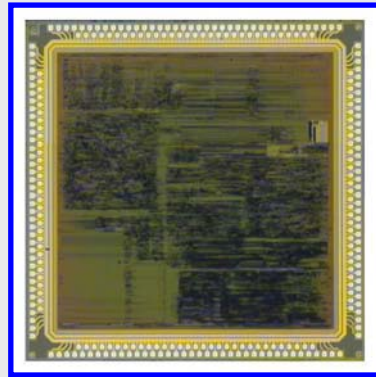


Ανάπτυξη συστήματος υλικού-λογισμικού σε ολοκληρωμένο κύκλωμα (System-on-Chip) χαμηλής κατανάλωσης ενέργειας για υλοποίηση των λειτουργιών ασύρματου LAN συχνότητας 5GHz



Λάμπρος Μπισδούνης
Δρ. Ηλεκτρολόγος Μηχανικός

Εισαγωγή (1)

- Την περασμένη δεκαετία, η χρήση των ασύρματων δικτύων ήταν περιορισμένη σε λίγες και αρκετά ειδικές εφαρμογές.
- Ωστόσο, μετά την εισαγωγή διεθνών προτύπων όπως των IEEE 802.11b και a και του HIPERLAN/2, καθώς και με την αύξηση των αναγκών για ασύρματα δίκτυα (αυξημένη χρήση φορητών υπολογιστών κλπ.), το μέγεθος της αγοράς των ασύρματων δικτύων αυξήθηκε εντυπωσιακά.
- Στα ολοκληρωμένα κυκλώματα που χρησιμοποιούνται σε ασύρματα τηλεπικοινωνιακά συστήματα απαιτείται η συνδυασμένη βελτίωση αρκετών παραγόντων όπως: απόδοση πραγματικού χρόνου, μέγεθος, κατανάλωση ενέργειας, ευελιξία και μείωση του χρόνου ανάπτυξης (time-to-market).
- Για την επίτευξη του στόχου αυτού θα πρέπει να συνδυαστούν ενσωματωμένοι επεξεργαστές και κυκλώματα ειδικού σκοπού, ώστε να παρέχεται η κατάλληλη ισορροπία ευελιξίας και αποδοτικότητας σχεδιασμού.
- Θα πρέπει επίσης να χρησιμοποιηθούν τεχνικές μείωσης της κατανάλωσης ενέργειας, κυρίως λόγω της φορητότητας που κυριαρχεί στα ασύρματα τηλεπικοινωνιακά συστήματα.

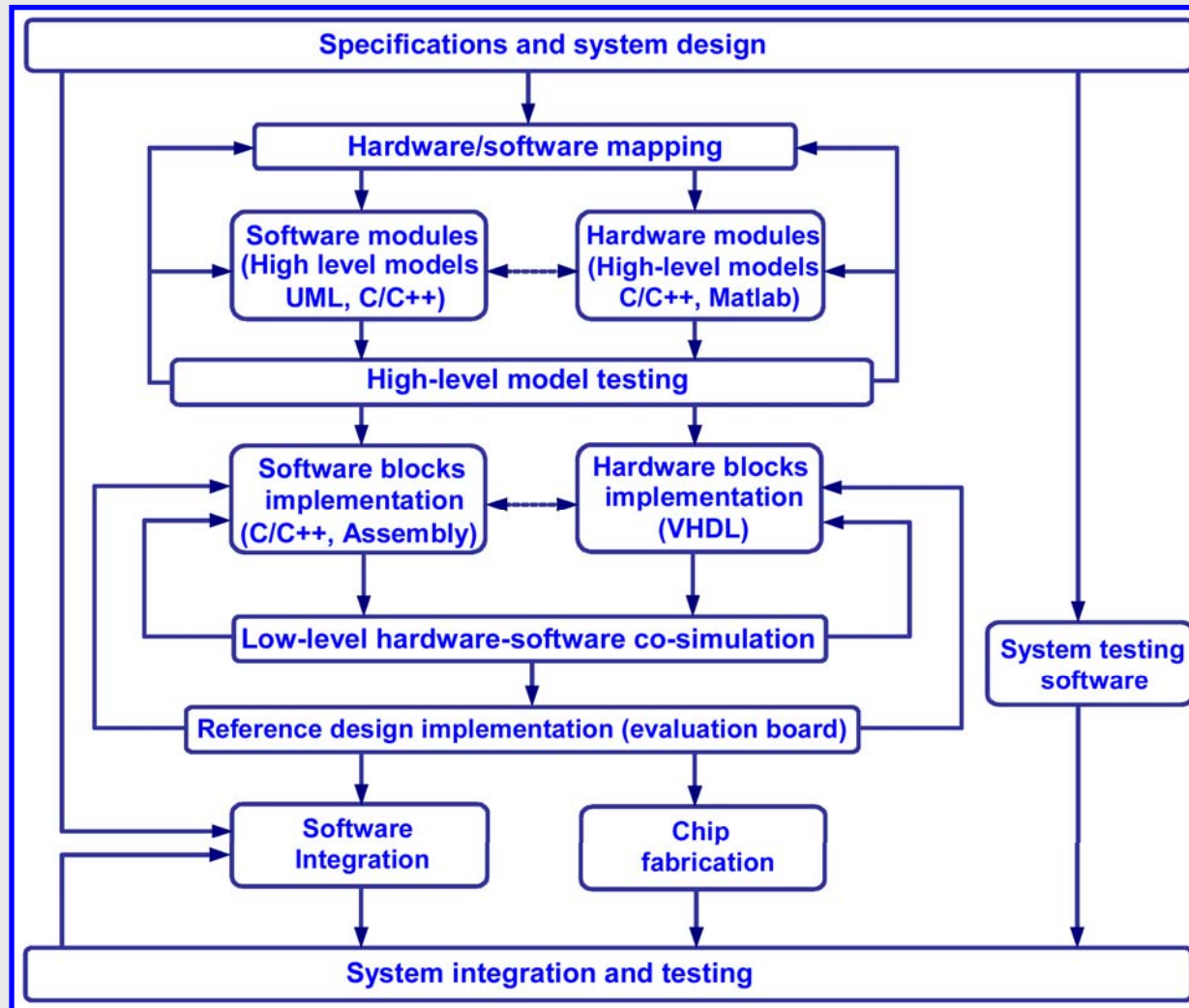
Εισαγωγή (2)

- Το ολοκληρωμένο κύκλωμα υλικού-λογισμικού (SoC) που αναπτύσσεται στα πλαίσια του έργου EASY, υλοποιεί τις λειτουργίες του φυσικού επιπέδου (υποσύστημα βασικής ζώνης διαμορφωτή/αποδιαμορφωτή) και τα επίπεδα MAC/DLC του προτύπου HIPERLAN/2.
- Το πρότυπο αυτό περιγράφει τα επίπεδα επικοινωνίας ενός ασύρματου τοπικού δικτύου που λειτουργεί στην περιοχή συχνοτήτων των 5GHz.
- Η αρχιτεκτονική του συστήματος παρέχει την ευελιξία που απαιτείται για την υποστήριξη και του προτύπου IEEE 802.11a.
- Κατά την υλοποίηση χρησιμοποιήθηκαν τεχνικές μείωσης της κατανάλωσης ενέργειας που αφορούν την εκτίμηση και βελτιστοποίηση της ενέργειας που καταναλώνεται από τους ενσωματωμένους επεξεργαστές, την ανάθεση των διαφόρων λειτουργιών σε υλικό ή λογισμικό, το υποσύστημα μνήμης και την ενδοεπικοινωνία στο ολοκληρωμένο κύκλωμα.
- Αναπτύχθηκαν επίσης πρωτότυπα εργαλεία που υλοποιούν τις παραπάνω τεχνικές μείωσης της κατανάλωσης ενέργειας.

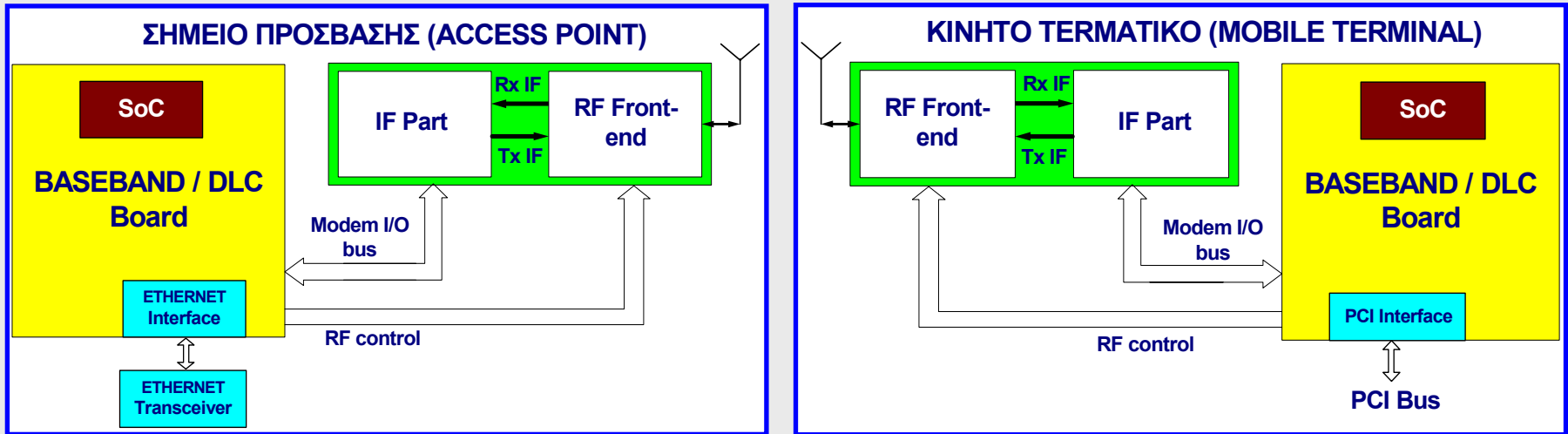
Στάδια ανάπτυξης

- Καθορισμός των προδιαγραφών και παραμέτρων του ασύρματου συστήματος στο οποίο ανήκει το ολοκληρωμένο κύκλωμα.
- Ανάπτυξη μοντέλου του κυκλώματος (high-level model).
- Διερεύνηση και καθορισμός της αρχιτεκτονικής του κυκλώματος.
- Ανάθεση των λειτουργιών του συστήματος σε υλικό και λογισμικό (hardware-software mapping).
- Καθορισμός της δομής του λογισμικού, ανάπτυξη και ενοποίηση (integration) των απαιτούμενων πακέτων λογισμικού.
- Υλοποίηση (σχεδιασμός και επαλήθευση) των υποκυκλωμάτων (hardware macrocells) και ενοποίησή τους (SoC integration).
- Συν-εξομοίωση υλικού-λογισμικού και προσομοίωση των λειτουργιών του κυκλώματος μέσω αναπτυξιακής πλατφόρμας (prototype platform).
- Κατασκευή και έλεγχος του ολοκληρωμένου κυκλώματος.
- Ενσωμάτωση του λογισμικού στο ολοκληρωμένο κύκλωμα (software porting).
- Επίδειξη (demonstration) και δοκιμές της λειτουργίας του ασύρματου συστήματος.

Διάγραμμα ανάπτυξης



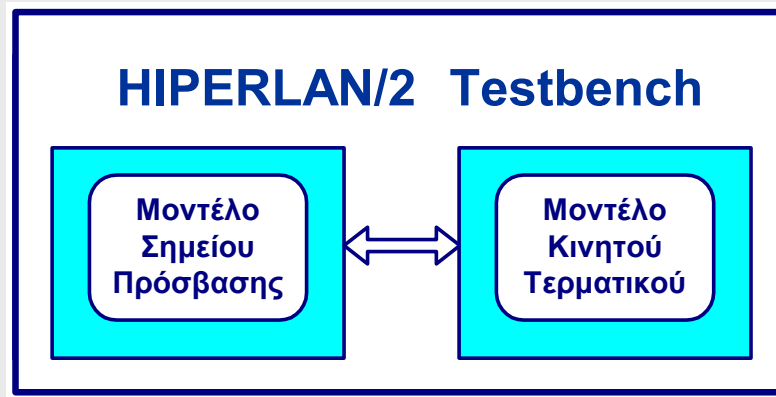
Μέρη του ασύρματου συστήματος



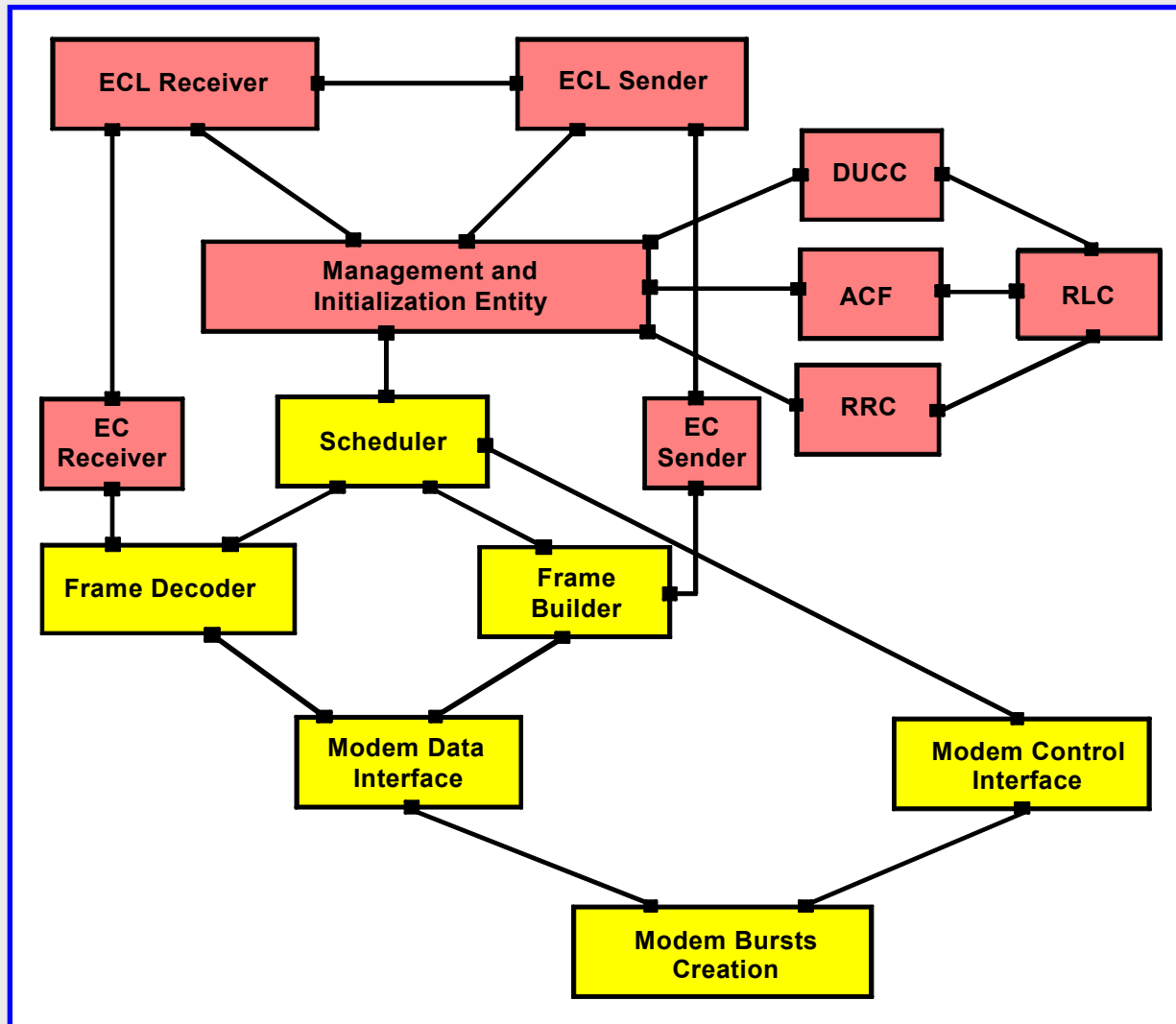
- Το υπό ανάπτυξη ολοκληρωμένο κύκλωμα (SoC) αποτελεί βασικό μέρος σημείου πρόσβασης ή κινητού τερματικού σε ασύρματο σύστημα τοπικού δικτύου (WLAN system) που λειτουργεί στην περιοχή συχνοτήτων των 5 GHz.
- Οι συσκευές αυτές (ΣΠ και ΚΤ) μπορούν να ανταλλάσσουν πακέτα (frames) Ethernet μέσω σύνδεσης RF.

Ανάπτυξη μοντέλου (high-level model)

- Η εφαρμογή HIPERLAN/2 αναπτύχθηκε με χρήση της γλώσσας περιγραφής υψηλού επιπέδου UML με χρήση του Rational Rose RealTime framework.
- Στη συνέχεια, από το εργαλείο αυτό παράχθηκε κώδικας C++, ο οποίος συνδυάστηκε με το λειτουργικό σύστημα eCos για τον επεξεργαστή ARM7TDMI (χρησιμοποιήθηκε ο μεταγλωττιστής GNU).
- Ως περιβάλλον εκτέλεσης της εφαρμογής χρησιμοποιήθηκε ο ARMulator ISS.
- Το μοντέλο αποτελείται από τρία βασικά μέρη: το μοντέλο του σημείου πρόσβασης, το μοντέλο του κινητού τερματικού και το κατάλληλο testbench που επιτρέπει στα μοντέλα του ΣΠ και ΚΤ να ανταλλάσσουν δεδομένα.



Μοντέλο Σημείου Πρόσβασης



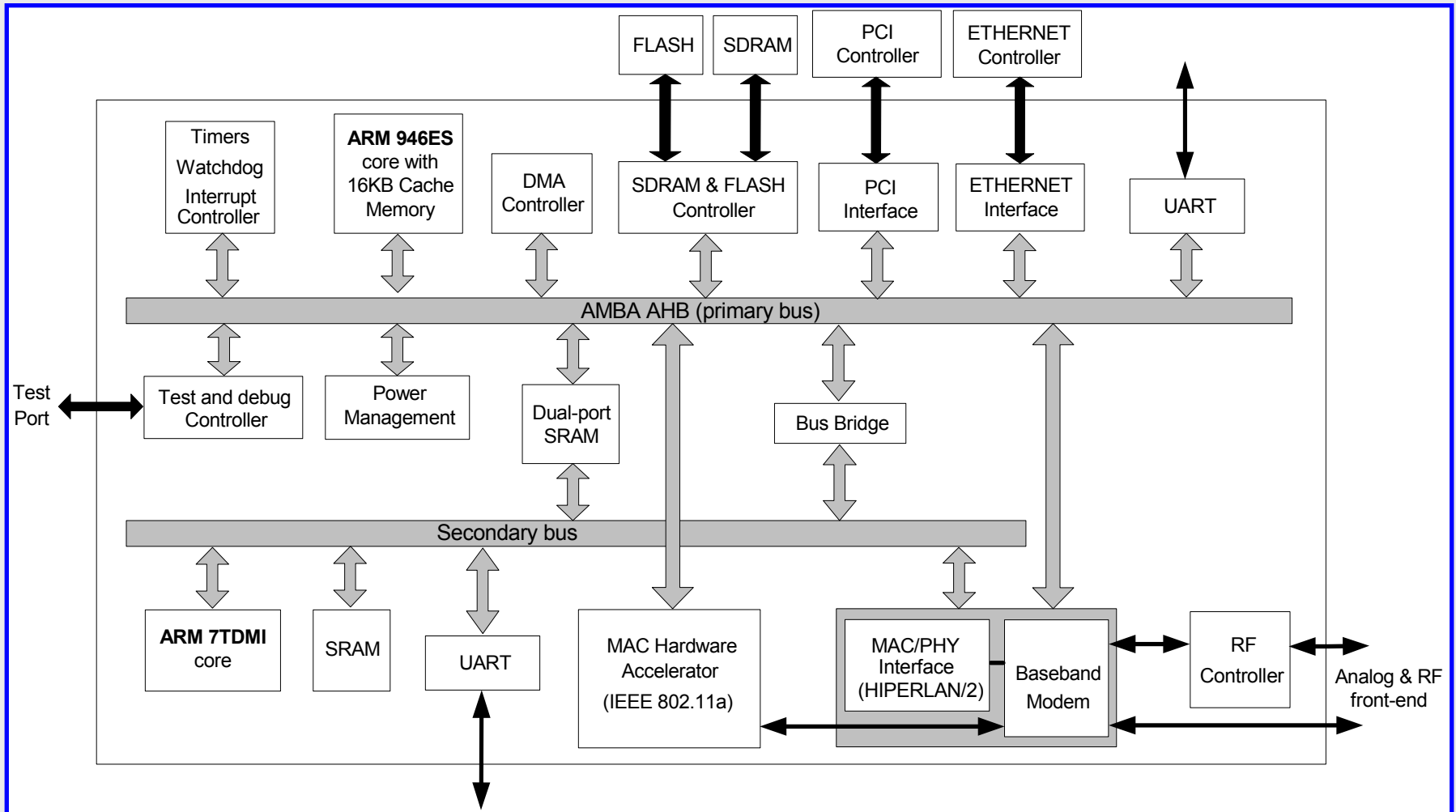
Διερεύνηση της αρχιτεκτονικής

- Διερευνήθηκαν δύο εναλλακτικές αρχιτεκτονικές, οι οποίες περιείχαν έναν τουλάχιστον ενσωματωμένο επεξεργαστή για την εκτέλεση του λογισμικού που αφορά τα υψηλά επίπεδα του πρωτοκόλλου HIPERLAN/2
- Η διαφορά τους έγκειται στον τρόπο υλοποίησης ενός μέρους του MAC επιπέδου (lower-MAC) του προτύπου HIPERLAN/2 και του ελέγχου του διαμορφωτή/αποδιαμορφωτή (modem).
- Η πρώτη επιλογή ήταν η υλοποίηση σε λογισμικό που να εκτελείται σε έναν δεύτερο ενσωματωμένο επεξεργαστή, και η δεύτερη η υλοποίηση σε κύκλωμα ειδικού σκοπού.
- Επιλέχτηκε ο πρώτος τρόπος κυρίως λόγω της ευελιξίας του (εύκολες αλλαγές).
- Γενικά, η επιλογή μιας αρχιτεκτονικής με δύο ενσωματωμένους επεξεργαστές βασίστηκε σε τεχνικά κριτήρια που αφορούσαν τις ειδικές απαιτήσεις της εφαρμογής καθώς και σε κριτήρια σχετικά με την επαναχρησιμοποίηση και την ευελιξία της αρχιτεκτονικής, όχι μόνο για να καλυφθούν οι ανάγκες των δύο προτύπων, αλλά και να μπορούν να υποστηριχθούν μελλοντικά πρότυπα.
- Οι επιλογές επεξεργαστών που εξετάστηκαν ήταν οι: ARM, ARC και MIPS. Η τελική επιλογή ήταν να χρησιμοποιηθούν επεξεργαστές ARM λόγω των πολλαπλών πλεονεκτημάτων που παρουσιάζουν (υψηλή απόδοση, χαμηλή κατανάλωση ενέργειας, σύνολο εντολών που έχει μειωμένες απαιτήσεις μνήμης, υποστήριξη μεγάλης γκάμας λογισμικού εφαρμογών, λειτουργικών συστημάτων και αναπτυξιακών εργαλείων και πλατφόρμων, συμβατότητα με το AMBA διαυλικό σύστημα υψηλής απόδοσης).

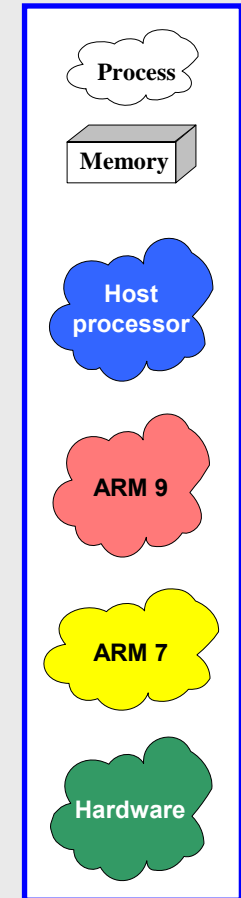
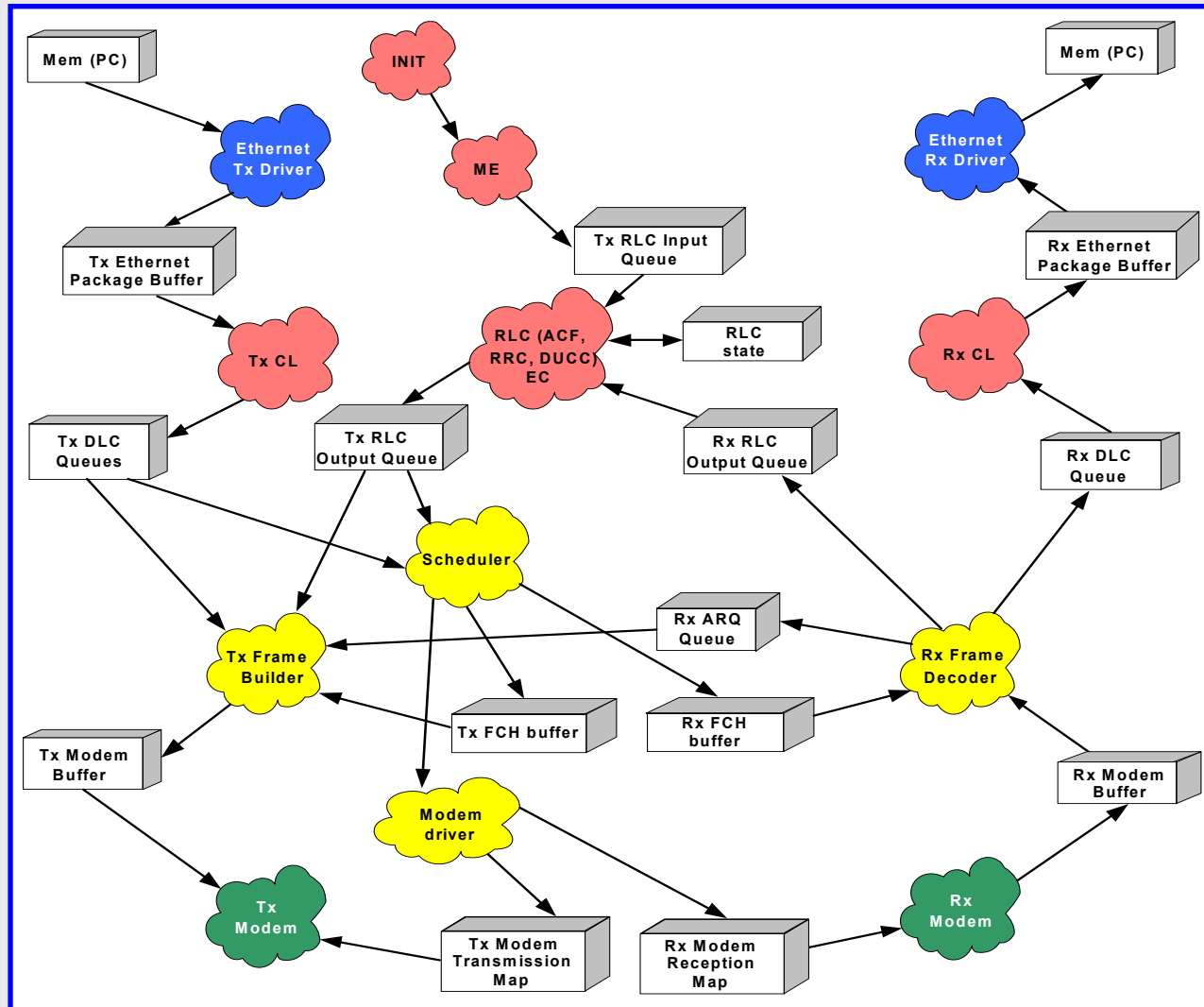
Βασικά χαρακτηριστικά του κυκλώματος

- Ευέλικτη αρχιτεκτονική ώστε να καλύπτει τις απαιτήσεις του φυσικού επιπέδου και των δύο προτύπων (HIPERLAN/2, IEEE 802.11a).
- Υλοποιεί τις λειτουργίες των επιπέδων CL και MAC/DLC του προτύπου HIPERLAN/2 και ενός μέρους του επιπέδου MAC (lower-MAC) του προτύπου IEEE 802.11a.
- Περιλαμβάνει δύο ενσωματωμένους επεξεργαστές: έναν ARM946E-S για την υλοποίηση των υψηλών επιπέδων του προτύπου HIPERLAN/2, και έναν ARM7TDMI για την υλοποίηση ενός μέρους του MAC επιπέδου (lower-MAC) του προτύπου HIPERLAN/2 και για τον έλεγχο του διαμορφωτή/αποδιαμορφωτή (modem).
- Το υποσύστημα «MAC hardware accelerator» υλοποιεί κρίσιμες λειτουργίες του επιπέδου MAC του προτύπου IEEE 802.11a.
- Περιέχει περιφερειακά υποσυστήματα ελέγχου: test and debug controller, power controller, Ethernet and PCI interfaces, SDRAM controller, DMA controller.

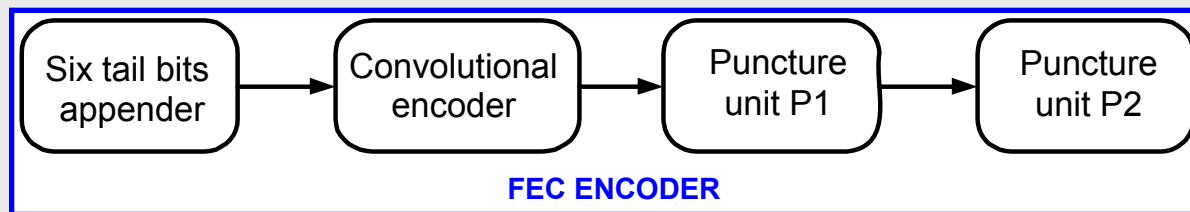
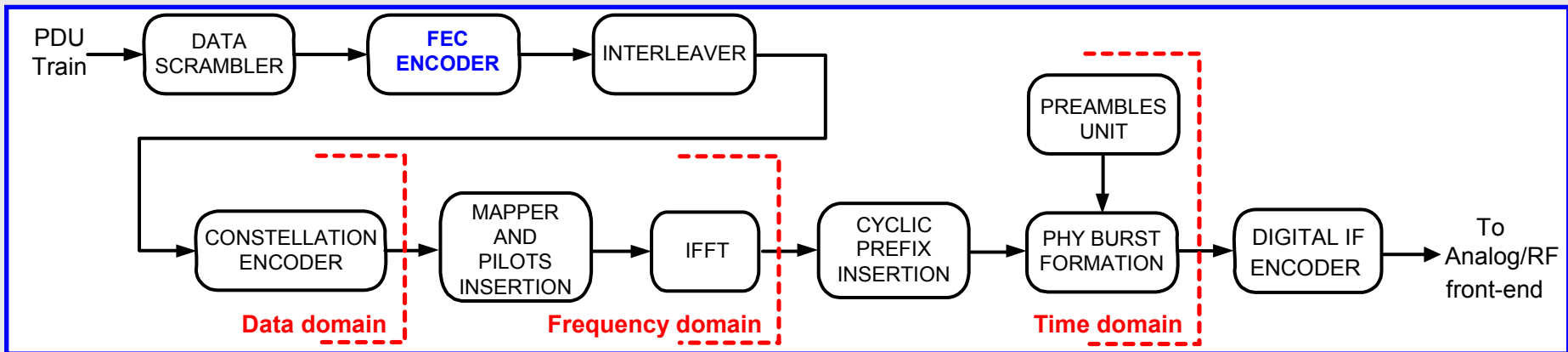
Αρχιτεκτονική του κυκλώματος



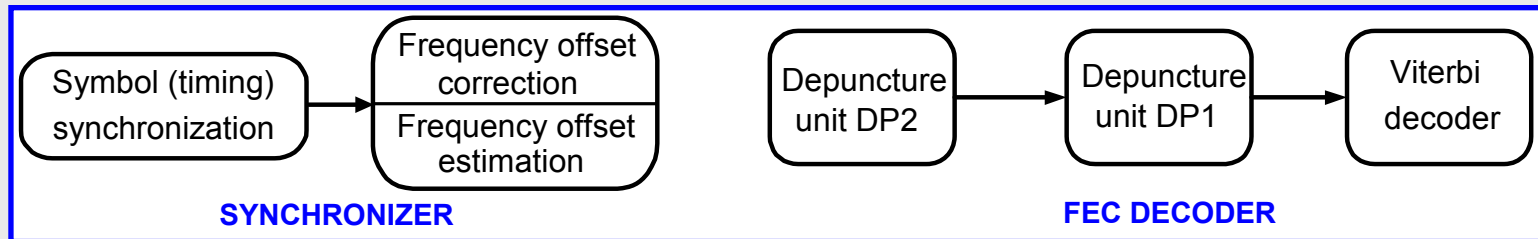
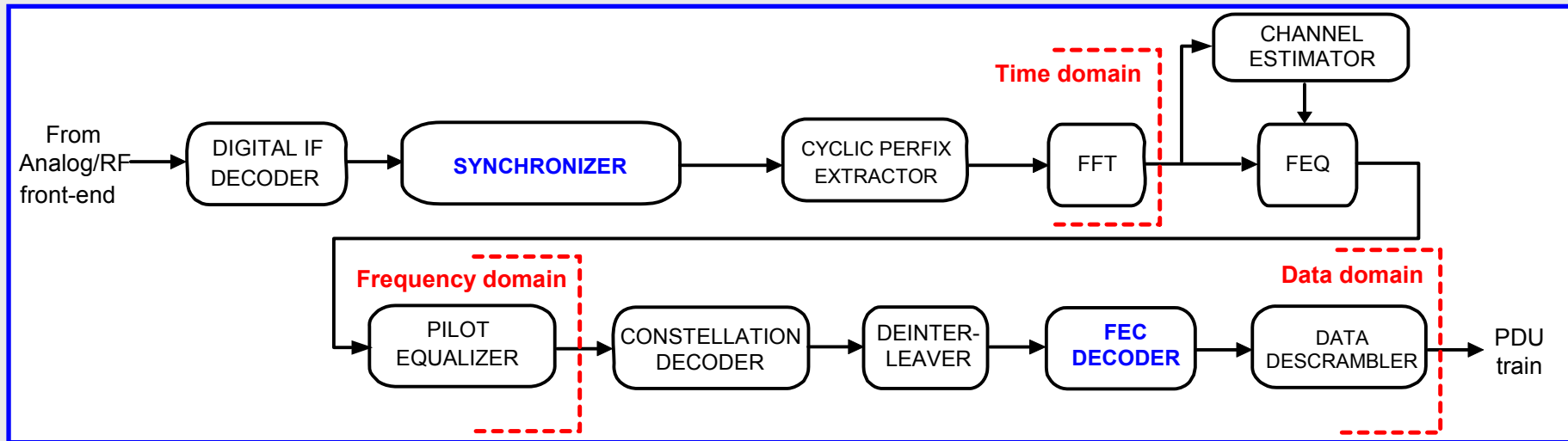
Διάγραμμα διεργασιών (process view) Σημείου Πρόσβασης



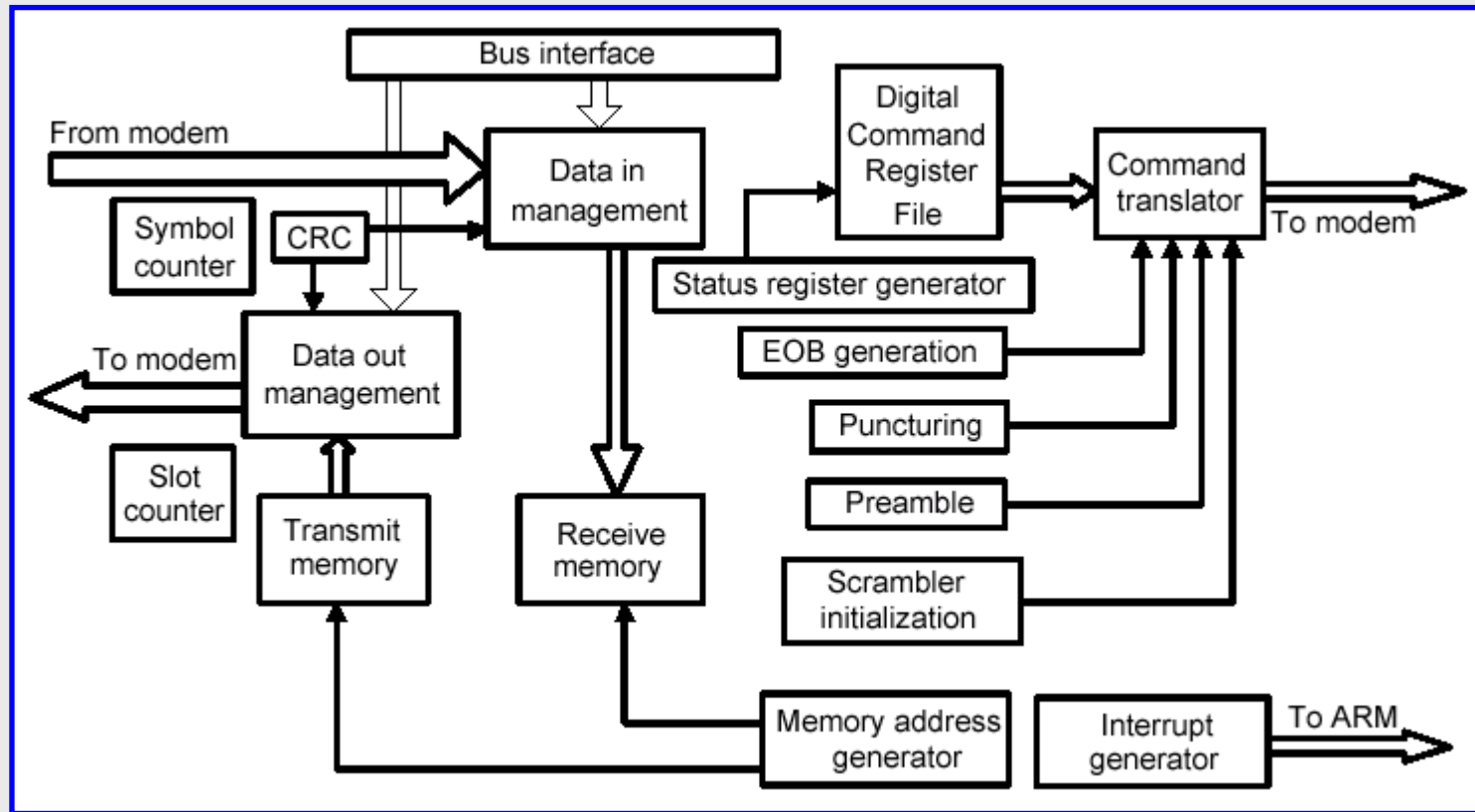
Διαμορφωτής/αποδιαμορφωτής: Τμήμα εκπομπής



Διαμορφωτής/αποδιαμορφωτής: Τμήμα λήψης

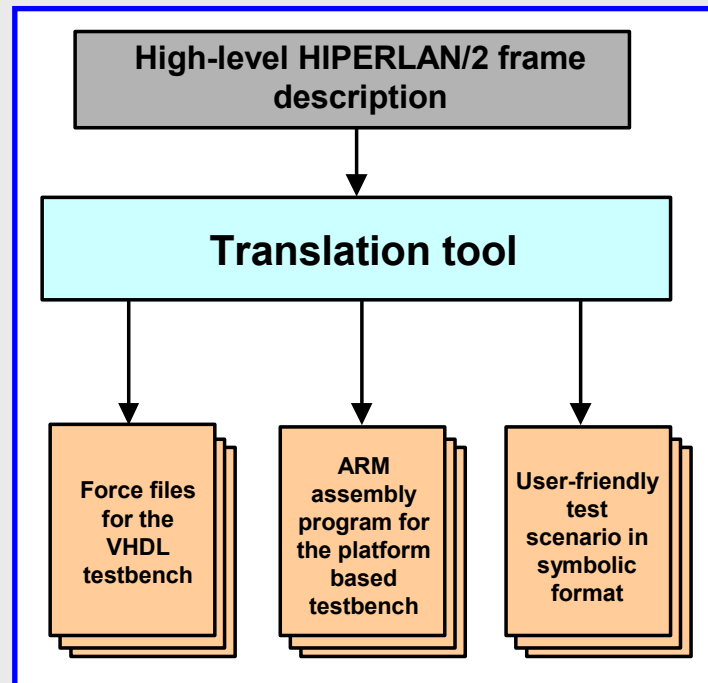


Διασύνδεση του διαμορφωτή/αποδιαμορφωτή



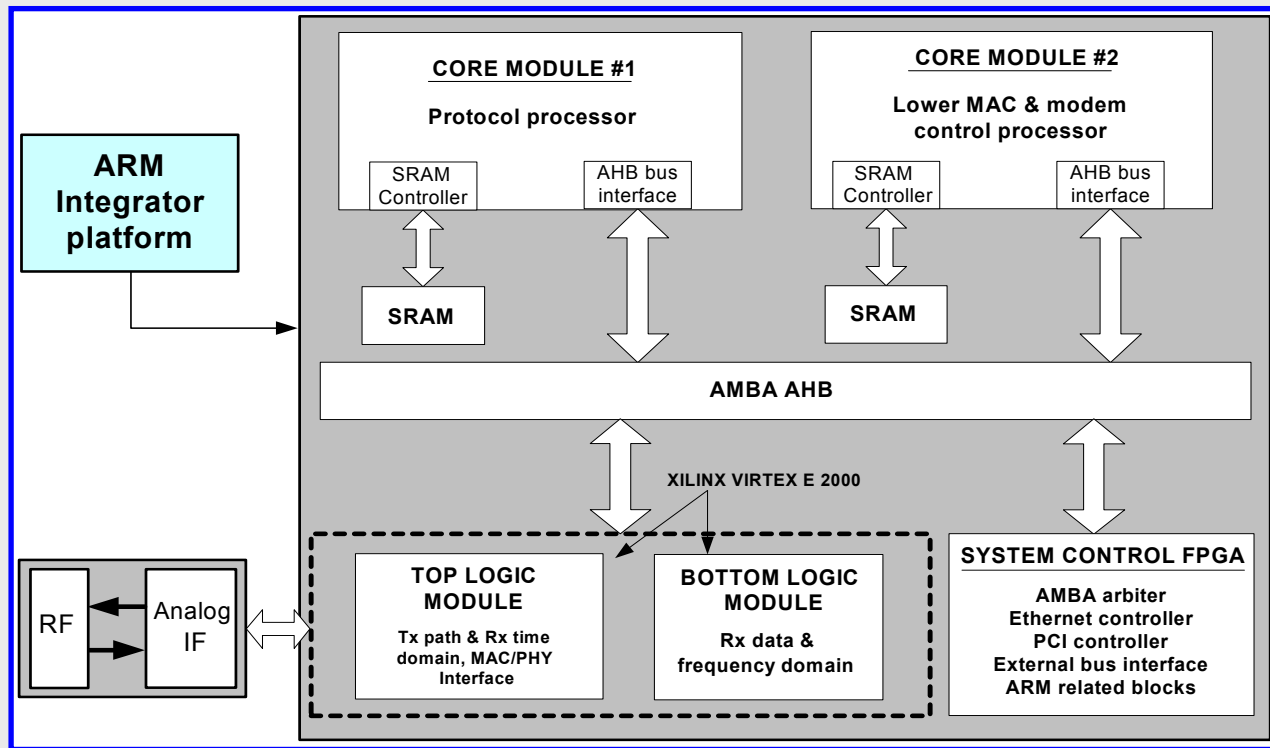
- Το υποσύστημα διασύνδεσης αναλύει τα σήματα ελέγχου και τις πληροφορίες που διαμορφώνουν τη λειτουργία του διαμορφωτή/αποδιαμορφωτή (configuration information) και παράγει την απαραίτητη πληροφορία ελέγχου για τη λειτουργία των τμημάτων λήψης και εκπομπής.

Εξομοίωση του διαμορφωτή/αποδιαμορφωτή



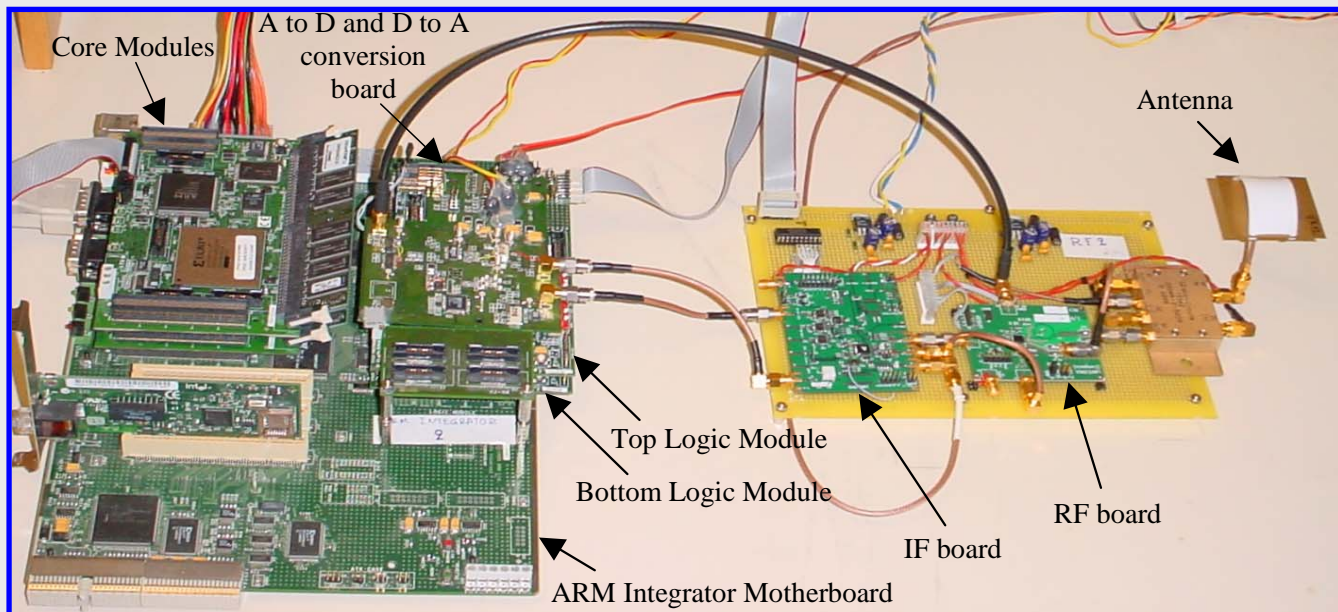
- Για την εξομοίωση δημιουργήθηκε κατάλληλο «VHDL testbench». Το εργαλείο «μετάφρασης» που αναπτύχθηκε παράγει «force files» κατάλληλα για το εργαλείο Modelsim έτσι ώστε να «γεμίσουν» οι μνήμες της διασύνδεσης του διαμορφωτή/αποδιαμορφωτή με τα κατάλληλα δεδομένα σύμφωνα με το σενάριο υψηλού επιπέδου που εισάγεται στο εργαλείο «μετάφρασης».
- Για την προσομοίωση στην πλατφόρμα πρωτοτύπου το εργαλείο «μετάφρασης» παράγει τον κατάλληλο κώδικα (source code) για τον επεξεργαστή έτσι ώστε να «γεμίσουν» οι μνήμες της διασύνδεσης του διαμορφωτή/αποδιαμορφωτή με τα κατάλληλα δεδομένα.

Πλατφόρμα πρωτοτύπου (1)



Resource	Used		Utilization (%)	
	BOTTOM FPGA	TOP FPGA	BOTTOM FPGA	TOP FPGA
I/Os	93	312	18.16	60.93
Function Generators	14923	16527	38.86	43.04
CLB Slices	12164	11252	63.35	58.60
D FFs or Latches	6368	8544	15.60	20.94

Πλατφόρμα πρωτοτύπου (2)

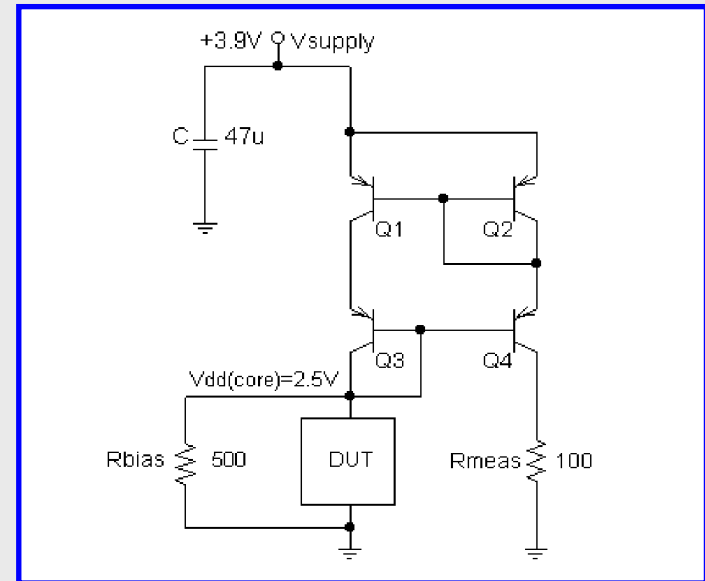
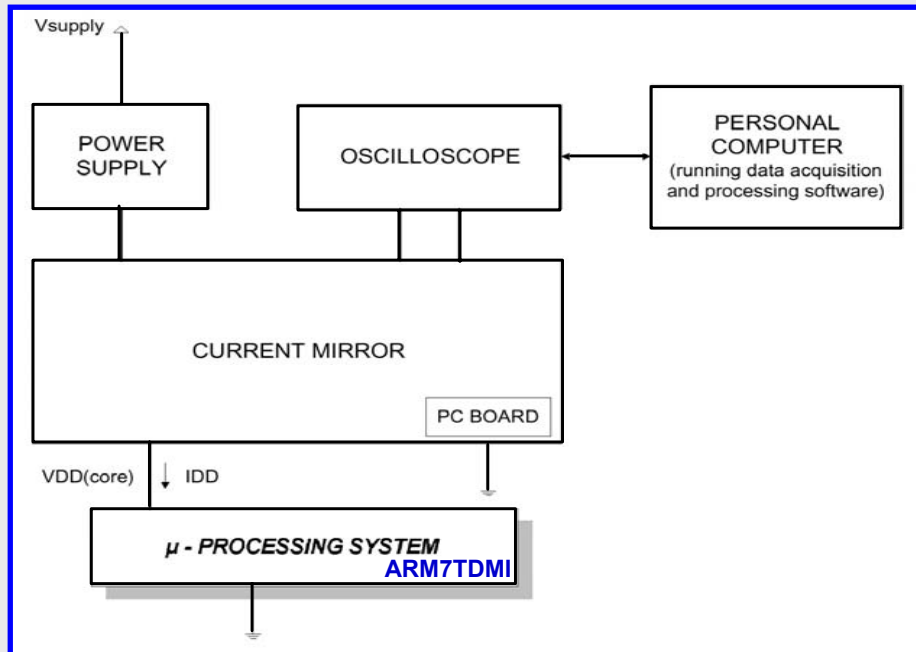


Ανάπτυξη συστήματος υλικού-λογισμικού σε ολοκληρωμένο κύκλωμα (SoC) χαμηλής κατανάλωσης ενέργειας για υλοποίηση λειτουργιών ασύρματου LAN συχνότητας 5GHz

Μεθοδολογία μείωσης κατανάλωσης ενέργειας

- Εφαρμογή μετασχηματισμών στον κώδικα που περιγράφει τη λειτουργία των ανωτέρων επιπέδων του πρωτοκόλλου με στόχο τη μείωση των προσβάσεων στη μνήμη κατά την εκτέλεση του κώδικα και συνεπώς τη μείωση της κατανάλωσης ενέργειας.
- Πριν από την εφαρμογή των μετασχηματισμών, γίνεται προεπεξεργασία του κώδικα, έτσι ώστε να εντοπιστούν τα μέρη του κώδικα που δημιουργούν κρίσιμο αριθμό προσβάσεων στη μνήμη, και να μειωθεί το μέγεθος του κώδικα στο οποίο θα εφαρμοστούν οι μετασχηματισμοί.
- Ανάπτυξη μοντέλων ενέργειας σε επίπεδο εντολής, έτσι ώστε να δημιουργηθεί ένα πλαίσιο εκτίμησης της ενέργειας που καταναλώνεται στη διάρκεια της εκτέλεσης ενός προγράμματος από τους ενσωματωμένους επεξεργαστές, και να εντοπίζεται ο βέλτιστος τρόπος υλοποίησης (από άποψη κατανάλωσης ενέργειας) μιας λειτουργίας.
- Ανάθεση των λειτουργιών του συστήματος σε υλικό και λογισμικό (hardware-software mapping) που λαμβάνει υπόψη την κατανάλωση ενέργειας, μέσω της εξαγωγής προφίλ κατανάλωσης ενέργειας που βασίζονται σε μοντέλα βασικών υποσυστημάτων υλικού και λογισμικού.
- Κατάτμηση (partitioning) βασικών μνημών του συστήματος μέσω της εξαγωγής προφίλ πρόσβασης σε αυτές κατά την εκτέλεση του κώδικα, δεδομένου ότι η κατανάλωση ενέργειας ανά πρόσβαση μειώνεται με τη σμίκρυνση του μεγέθους της μνήμης.
- Κωδικοποίηση δεδομένων στους διαύλους (buses) του κυκλώματος, με στόχο τη μείωση των μεταβάσεων (switching activity) και συνεπώς της κατανάλωσης ενέργειας στους διαύλους.
- Ανάπτυξη πρωτότυπων εργαλείων για την υλοποίηση των παραπάνω μεθοδολογιών.

Μέτρηση ενέργειας μικροεπεξεργαστή



Current-mirror configuration

- Η ενέργεια που καταναλώνεται στον επεξεργαστή υπολογίζεται με πολλαπλασιασμό του αποτελέσματος της ολοκλήρωσης του ρεύματος που διαρρέει την R_{meas} για μια περίοδο ρολογιού με την τάση τροφοδοσίας. Η συμμετοχή του ρεύματος που διαρρέει την R_{bias} αφαιρείται.
- Το «current-mirror» κύκλωμα που συνδέεται στη γραμμή τροφοδοσίας παρέχει ένα ακριβές αντίγραφο του στιγμιαίου ρεύματος που διαρρέει τον επεξεργαστή. Το αντίγραφο αυτό λαμβάνεται από παλμογράφο ακριβείας (Digital Storage Oscilloscope) και στη συνέχεια αναλύεται στο PC με κατάλληλο λογισμικό (σε περιβάλλον Labview).

Μεθοδολογία εκτίμησης κατανάλωσης ενέργειας σε επίπεδο εντολής (1)

- Η ενέργεια που καταναλώνεται σε ένα κύκλο ρολογιού υπολογίζεται με ολοκλήρωση του στιγμιαίου ρεύματος:

$$E_{cycle} = TV_{DD} \int_0^T i(t) dt$$

- Η ενέργεια που καταναλώνεται όταν μια εντολή «ολισθαίνει» στην αλυσίδα (pipeline) n -βαθμίδων του επεξεργαστή καταμερίζεται σε n κύκλους ρολογιού:

$$E_M(Instr) = E_{cycle_1} + E_{cycle_2} + \dots + E_{cycle_n}$$

- Επειδή σε n κύκλους ρολογιού εκτελούνται n εντολές, και θεωρώντας ότι εκτελείται μόνο μία υπό εξέταση εντολή και οι υπόλοιπες εκτελούμενες εντολές στην αλυσίδα είναι όμοιες μεταξύ τους (εντολές αναφοράς), η ενέργεια που αντιστοιχεί στην υπό εξέταση εντολή υπολογίζεται ως εξής:

$$E(Instr) = E_M(Instr) - (n-1)E(Iref)$$

- Επειδή όταν πρόκειται για κυκλώματα CMOS η κατανάλωση ενέργειας οφείλεται σε αλλαγή κατάστασης, στην μεθοδολογία που αναπτύχθηκε η ενέργεια μιας εντολής μοντελοποιείται ως η ενέργεια που καταναλώνεται στον επεξεργαστή κατά τη μετάβαση από την κατάσταση εκτέλεσης της εντολής αναφοράς (π.χ. NOP) στην κατάσταση εκτέλεσης της υπό εξέταση εντολής.

Μεθοδολογία εκτίμησης κατανάλωσης ενέργειας σε επίπεδο εντολής (2)

ARM7TDMI

Pipeline stages	3-stage pipeline operation				
IF	Iref	Iref	Instr	Iref	Iref
ID	Iref	Iref	Iref	Instr	Iref
EX	Iref	Iref	Iref	Iref	Instr
Clock cycles	n-1	n	n+1	n+2	n+3

$$E_M(Instr) = E_{cycle_n+1} + E_{cycle_n+2} + E_{cycle_n+3}$$

$$E(Instr) = E_M(Instr) - 2E(Iref)$$

$$E(Iref) = E_{cycle_n}$$

- Η παραπάνω μοντελοποίηση αφορά τη *βασική ενέργεια εντολής* για μηδενικά ορίσματα και ενδιάμεσες τιμές (operands, immediate values).
- Επίσης έχει μοντελοποιηθεί με παρόμοιο τρόπο και η ενέργεια αλληλεπίδρασης που οφείλεται στην αλλαγή κατάστασης του επεξεργαστή που προκαλούνται από διαδοχική εκτέλεση διαφορετικών εντολών (επίδραση επιπέδου μικρότερου του 5% σε σχέση με την βασική ενέργεια).

Μεθοδολογία εκτίμησης κατανάλωσης ενέργειας σε επίπεδο εντολής (3)

Βασική ενέργεια εντολών ARM7TDMI

Instruction	E (nJ)	Instruction	E (nJ)
ADD R2, R0, R1	0.910	LDR R2, [R1,R3]	2.774
AND R2, R0, R1	0.856	STR R2, [R1,R3]	1.961
ORR R2, R0, R1	0.907	MUL R2, R0, R1	2.768
ORRS R2, R0, R1	0.967	MLA R2, R0, R1, R10	3.748
MOV R2, R1	0.935	CMP R0, R1	0.751
MOV R0, R0	0.903	SWP R2, R0, [R1]	3.917
ADD R2, R0, R1, ASR R3	2.137	MRS R2, CPSR	0.977

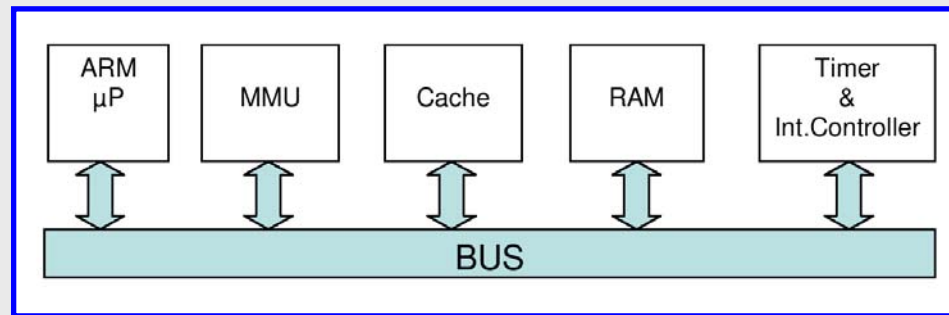
- Η κατανάλωση ενέργειας μιας εντολής διακρίνεται σε δύο μέρη: την βασική ενέργεια της εντολής με μηδενικό όρισμα και ενδιάμεσες τιμές, και την ενέργεια που εξαρτάται από τις διάφορες παραμέτρους της εντολής (register numbers and values, immediate values, operand values and addresses, fetch addresses).
- Παρατηρήθηκε ότι υπάρχει σχεδόν γραμμική εξάρτηση της ενέργειας που καταναλώνεται λόγω της επίδρασης των παραπάνω παραμέτρων με τον αριθμό των «1» που εμπεριέχουν. Έτσι, η επίδρασή τους μοντελοποιείται με χρήση κατάλληλων συντελεστών.

$$E_i = b_i + \sum_j a_{i,j} N_{i,j}$$

- Μέσο σφάλμα της συνολικής μεθόδου σε σχέση με τις μετρήσεις: 5%.

Ανάθεση λειτουργιών σε υλικό και λογισμικό

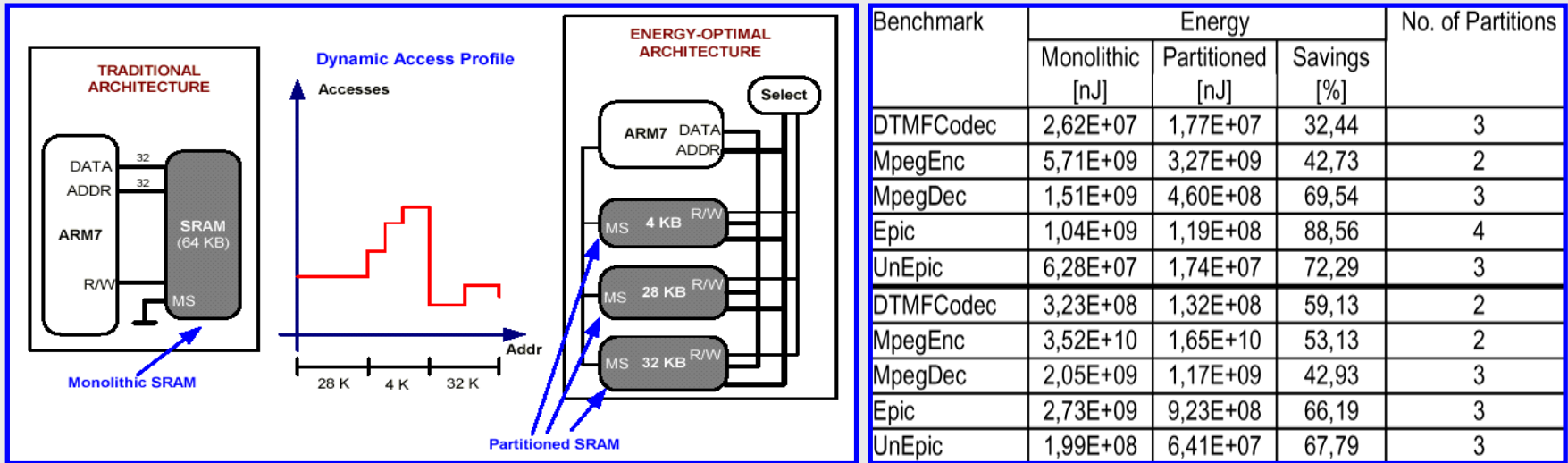
- Ανάθεση των λειτουργιών του συστήματος σε υλικό και λογισμικό (hardware-software mapping) που λαμβάνει υπόψη την κατανάλωση ενέργειας και την απόδοση.
- Με βάση μοντέλα κατανάλωσης ενέργειας δημιουργείται προφίλ που περιλαμβάνει εκτίμηση κατανάλωσης ενέργειας και απόδοσης (σε κύκλους ρολογιού) των διαφόρων λειτουργιών του κώδικα.
- Η εξαγωγή του προφίλ βασίζεται στον ARMulator ISS στον οποίο υπάρχει η δυνατότητα μοντελοποίησης βασικών υποσυστημάτων εκτός του μικροεπεξεργαστή.



- Το προφίλ στη συνέχεια χρησιμοποιείται για να επιλεγούν οι κρίσιμες λειτουργίες όσον αφορά την ενέργεια που καταναλώνουν και την απόδοσή τους, με σκοπό την ανάθεσή τους σε υλικό.

Κατάτμηση (partitioning) μνημών

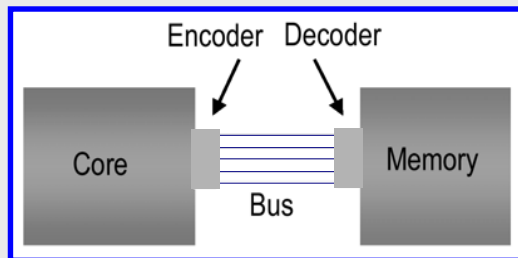
- Το πρώτο βήμα στην τεχνική αυτή είναι η εξαγωγή προφίλ πρόσβασης στην υπό εξέταση μνήμη κατά την εκτέλεση του κώδικα με χρήση ISS (π.χ. ARMulator).
- Σε αρκετές εφαρμογές οι συχνότερα προσβάσιμες διευθύνσεις αφορούν σχετικά μικρό μέρος του συνόλου των διευθύνσεων της μνήμης.
- Οπότε λαμβάνοντας υπόψη ότι η κατανάλωση ενέργειας ανά πρόσβαση μειώνεται με τη σμίκρυνση του μεγέθους της μνήμης, αναθέτοντας ένα μεγάλο μέρος των προσβάσεων σε μια μικρή μνήμη καταφέρνουμε να μειώσουμε την κατανάλωση ενέργειας.



Memory component, KB	Energy cost, mJ	Components after partition	Energy cost, mJ	Overhead cost, mJ	Energy savings, %
16	0.634 444	block 1 (3.4 KB)	0.439 755	0.014 529	27.36
		block 2 (12.6 KB)	0.0067 767		

Κωδικοποίηση δεδομένων στους διαύλους (buses)

- Κωδικοποίηση δεδομένων στους διαύλους (buses) του κυκλώματος, με στόχο τη μείωση των μεταβάσεων (switching activity) και συνεπώς της κατανάλωσης ενέργειας στους διαύλους.
- Η τεχνική αυτή μπορεί να οδηγήσει σε σημαντική μείωση της κατανάλωσης ενέργειας λόγω του ότι οι παρασιτικές χωρητικότητες στους διαύλους των ολοκληρωμένων κυκλωμάτων είναι σημαντικές (π.χ. περίπου το 30% της ενέργειας στους σύγχρονους επεξεργαστές καταναλώνεται στους διαύλους).
- Ωστόσο, απαιτείται ο σχεδιασμός και η χρήση κωδικοποιητή και αποκωδικοποιητή στα δύο άκρα των διαύλων, των οποίων η συμμετοχή στη συνολική κατανάλωση ενέργειας πρέπει να ληφθεί υπόψη.
- Τρόποι κωδικοποίησης που μπορούν να μειώσουν τον αριθμό μεταβάσεων σε διαύλους: Bus-invert, Gray, T0, Zone κλπ.



Wire length (Data bus)	Unencoded (uW)	Bus-Invert Encoded (uW)			Savings (%)
		Bus	Codec	Total	
10 um	89.4210	34.7448	143.5521	178.2969	-99.39
100 um	276.5194	110.7977		254.3498	8.02
1000 um	846.0205	372.8179		516.3700	38.97
10000 um	7681.4480	3232.0866		3375.6387	56.05